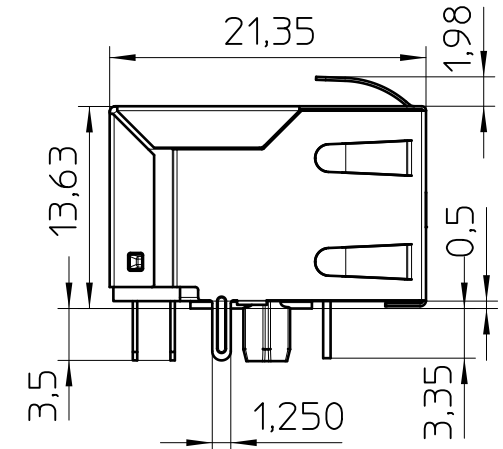
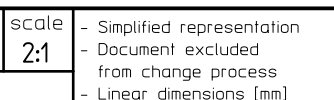


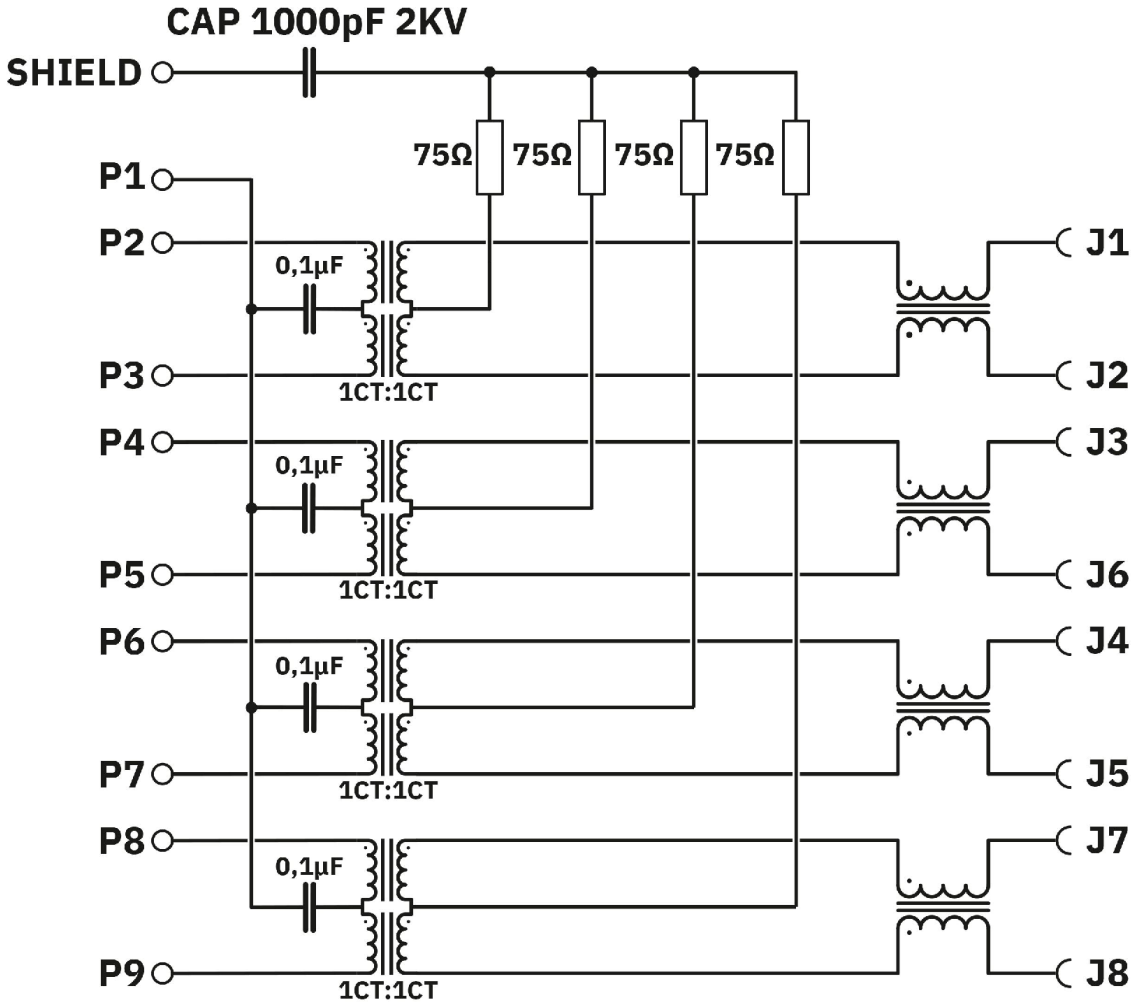
Weitergabe sowie Vervielfältigung dieses Dokuments, Verwertung und Mitteilung seines Inhalts sind verboten, soweit nicht ausdrücklich gestattet. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte für den Fall der Patent-, Gebrauchsmuster- oder Designeintragung vorbehalten.

Bauartbedingtes Spiel ist in den Toleranzangaben nicht berücksichtigt.



PCB SIDE

JACK SIDE



ELECTRONICAL SPECIFICATIONS

1. ACCORDING TO IEEE 802.3
2. TURN RATIO @100KHz: (P2~P3):(J1~J2) = 1:1±5%
(P4~P5):(J3~J6) = 1:1±5%
(P6~P7):(J4~J5) = 1:1±5%
(P8~P9):(J7~J8) = 1:1±5%
3. PRIMARY INDUCTANCE: 350μH MIN @100KHz
0,1V 8mA DC BIAS
4. DC RESISTANCE: 1,2 OHMS MAX
5. INSERTION LOSS: 1-100MHz -1,0dB MAX
100-125MHz -1,2dB MAX
6. RETURN LOSS: 1-40MHz -16dB MIN
40-60MHz -12dB MIN
60-80MHz -10dB MIN
80-100MHz -8dB MIN
7. CROSS TALK: 1-100MHz -30dB MIN
8. COMMON TO COMMON MODE ATTENUATION: 1-100MHz -30dB MIN
9. ISOLATION: PHY SIDE TO LINE SIDE: 2250VDC

						00	date	name	ident.-No. / RI	material	scale	dim.var.
						creat.	17.10.24	pbkp11	1664107 / 00	-	2:1	
						check.	04.11.24	il259h	SAP change-No. NAB210064E04	part-rev.		
								DIN A3	document-type	document-No.	surface in μm	
								PHENIX CONTACT	TECDOC 2D_Productfamily	01758873		
									description			
RI	date	revision		name	check.on	name	page 2	of 2				CUC-IA2G-J1ST-AB/R4T-PL1